



# EL653 – EL6003

## Tarea 1

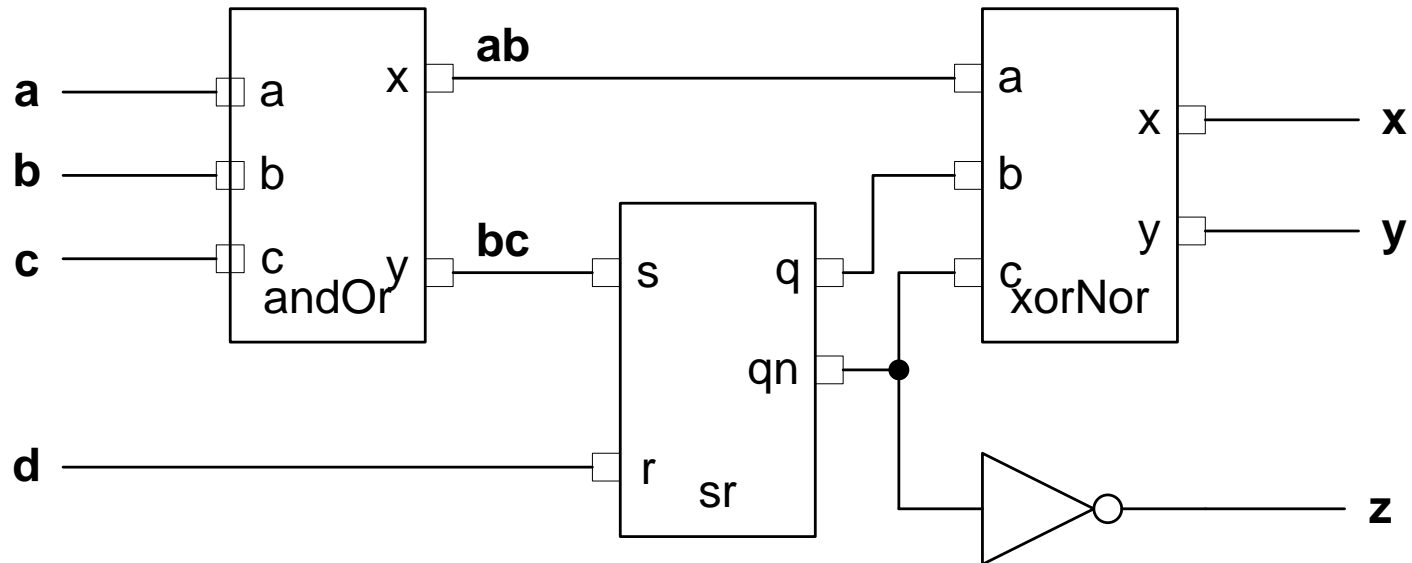


# Enunciado

- Describa el circuito que se presenta a continuación utilizando declaraciones de asignación continua
- Utilice descripción estructural para el nivel alto y comportamental para los niveles bajos
- Sintetice el circuito usando Design Compiler
- Verifique su funcionalidad usando VCS
- Entregue un informe con los archivos verilog, los testbench y el resultado de la simulación

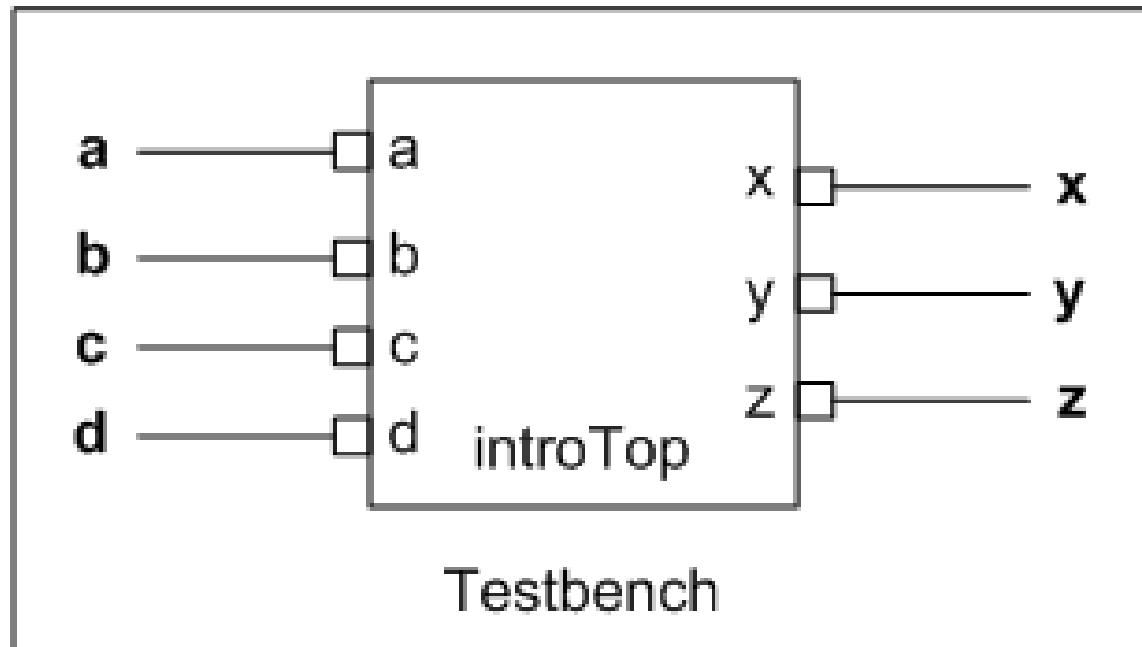


# Circuito (Nivel alto)



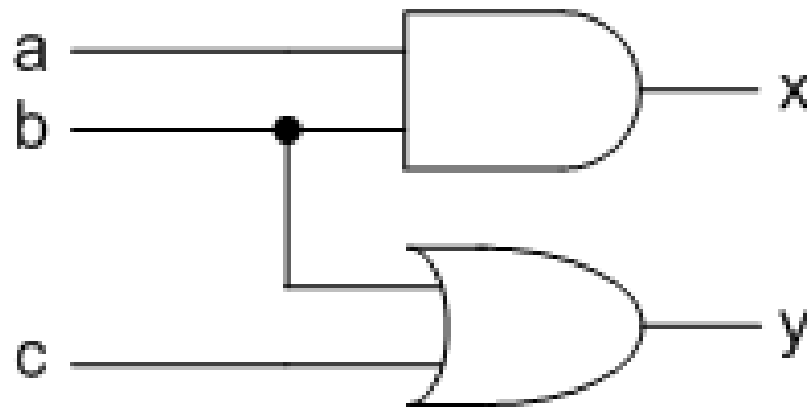


# Nivel test



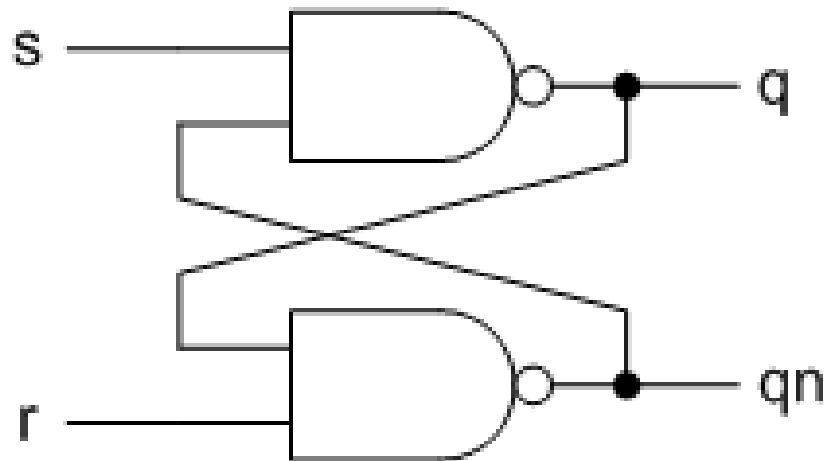


# andOr





# sr





# xorNor

